

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005年6月2日 (02.06.2005)

PCT

(10) 国際公開番号
WO 2005/049467 A1(51) 国際特許分類⁷: B66B 5/00

(21) 国際出願番号: PCT/JP2003/014735

(22) 国際出願日: 2003年11月19日 (19.11.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 Tokyo (JP).

(CHIDA, Akihiro) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人: 曾我 道照, 外 (SOGA, Michiteru et al.); 〒100-0005 東京都千代田区丸の内三丁目1番1号 国際ビルディング 8階 曾我特許事務所 Tokyo (JP).

(81) 指定国 (国内): CN, JP, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 地田 章博

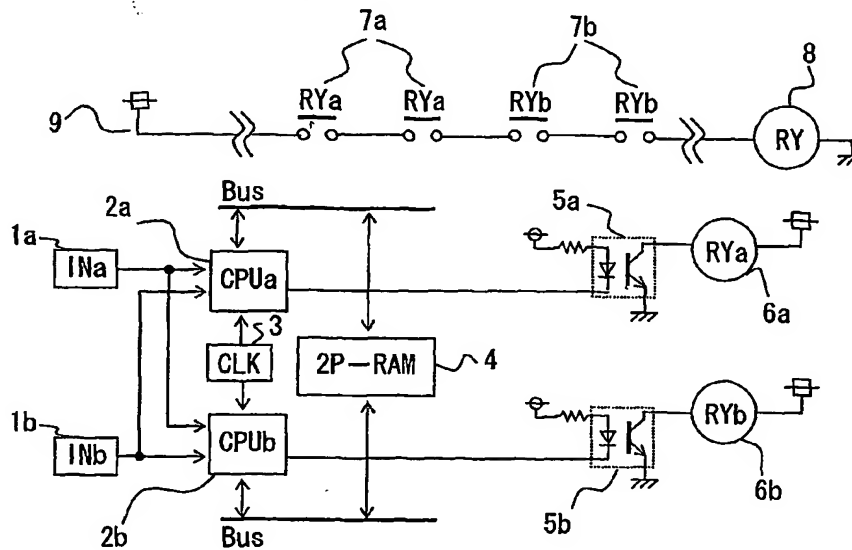
添付公開書類:

— 国際調査報告書

[続葉有]

(54) Title: ELEVATOR CONTROLLER

(54) 発明の名称: エレベータ制御装置



(57) Abstract: A signal from a detector is inputted through an input unit to a plurality of microcomputers, respectively. The plurality of microcomputers are synchronized by an external clock generating means provided commonly and execute input processing and arithmetic processing. Furthermore, the plurality of microcomputers are connected with a shared memory provided commonly as an external storage means and read/write data into/from the shared memory via buses respectively. In other words, each of the plurality of microcomputers has a simple hardware configuration having an external clock and a shared memory common to the plurality of microcomputers.

(57) 要約: 入力ユニットを介した検出器からの信号は、複数のマイコンのそれぞれに入力される。複数のマイコンは、共通に設けられた外部クロック発生手段により同期が取られ、入力処理及び演算処理を実行する。ま

[続葉有]



2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

た、複数のマイコンには、外部の記憶手段として共通に設けられた共有メモリがつながれており、それぞれバスを介して共有メモリに対してデータの読み書きを行う。このように、複数のマイコンのそれぞれは、複数のマイコンに共通の外部クロックと共有メモリとを有する単純なハードウェア構成を取っている。

明 細 書

エレベータ制御装置

5

技術分野

本発明は、複数の制御系を備えた多重冗長構造のエレベータ制御装置に関するものである。

背景技術

例えば、特開 2 0 0 0 - 2 5 5 4 3 1 号公報に示された鉄道用保安制御装置における多重冗長構造では、複数の制御系によりフェイルセーフ機能を確保して信頼性を向上させることが可能となっている。各制御系は、共有メモリを用いて、現場機器との間の信号の入出力結果について、自系統と他系統との照合を行い、データが一致しない場合は故障であるとして鉄道の走行を停止するものである。

具体的には、ある入力接点信号に対して、自系統（以下、A系と呼ぶ）の入力結果と他系統（以下、B系と呼ぶ）の入力結果とは次のようにして照合される。A系コントローラは、A系入力ユニットから入力接点信号を読み取るとともに、読み取り結果を共有メモリに書き込む。一方、B系コントローラも同様にして、B系入力ユニットから入力接点信号を読み取るとともに、読み取り結果を共有メモリに書き込む。

20 A系コントローラは、B系コントローラが書き込んだ結果を共有メモリから読み取り、A系入力ユニットから読み取った自らの入力結果と照合することにより、自系統と他系統との入力結果の照合を行っている。

しかしながら、従来技術には次のような問題点がある。従来の多重冗長構造において、自系統のコントローラが他系統の入力結果を得るに当たっては、他系統
25 のコントローラによって共有メモリに書き込まれた他系統による読み取り結果を読み取っている。このような構成においては、多重系を実現するための回路構成が複雑になる。さらに、これに伴ってデータ処理も複雑となり、動作速度が遅くなる、あるいは読み取り結果が遅延するといった問題が起こる。さらに、専用のハードウェアが必要になり装置が高価になるといった問題があった。

また、従来の多重冗長構造において、各制御系はリレー回路による接点信号を読み取り、そのON/OFF状態の照合確認を行うものである。しかし、例えば信号検出手段としてエンコーダを用いた場合には、連続してON/OFFする信号が各制御系に入力されることとなり、従来の各制御系ではこのような入力信号の
5 カウント結果の照合確認を行うことはできないという問題があった。

発明の開示

本発明は上述のような課題を解決するためになされたもので、連続してON/OFFする入力信号に対しても、多重系による照合確認を容易に行えるエレベータ制御装置を得ることを目的とする。
10

本発明に係るエレベータ制御装置は、演算処理装置を個別に有する2系統以上の制御系と、各制御系の演算処理装置の同期をとるための外部クロック発生手段と、各制御系の演算処理装置間で相互に読み書きが可能な共有メモリとを備え、各制御系の演算処理装置は、エレベータ制御に使用するパルス列信号を入力信号
15 として取り込む際に、自系統の検出手段を用いて検出したパルス列信号と、他系統の検出手段を用いて検出したパルス列信号とをともに入力信号として取り込み、両入力信号のパルス数をカウントした結果の差分があらかじめ決められた入力信号許容誤差範囲内のときは、あらかじめ決められた制御系の検出手段からの入力信号を用いてエレベータ制御に必要な演算処理を実行して演算結果を前記共有
20 メモリに書き込み、さらに共有メモリから他系統の演算結果を読み込み自系統の演算結果との差分を求め、両演算結果の差分があらかじめ決められた演算結果許容誤差範囲内のときは、全制御系が正常状態であると判断してエレベータの制御動作を許可する制御動作許可指令を出力し、両入力信号の差分が入力信号許容誤差範囲外のとき、または両演算結果の差分が演算結果許容誤差範囲外のときには
25 、いずれかの制御系が異常状態であると判断してエレベータの制御動作を停止させる制御動作停止指令を出力するものである。

図面の簡単な説明

図1は、本発明の実施の形態1に係るエレベータ制御装置の制御系の冗長構造

を示す図、

図 2 は、本発明の実施の形態 1 に係るエレベータ制御装置における制御系の正常状態判断を行う処理を示したフローチャート、

図 3 は、本発明の実施の形態 2 に係るエレベータ制御装置の制御系の冗長構造
5 を示す図、

図 4 は、本発明の実施の形態 2 に係るエレベータ制御装置における制御系の正常状態判断を行う処理を示したフローチャートである。

発明を実施するための最良の形態

10 以下、本発明の実施の形態を図面に基づいて説明する。

実施の形態 1.

本発明の実施の形態 1 では、エレベータの制御が可能な制御系が、a 制御系、b 制御系の 2 系統により構成される場合について説明する。

図 1 は、本発明の実施の形態 1 に係るエレベータ制御装置の制御系の冗長構造
15 を示す図である。図 1 に示す各制御系は、演算処理装置であるマイクロコンピュータ（以下マイコンと呼ぶ）のみを記載した概略の構成となっており、図示しないが記憶部として ROM、RAM を有している。また、エレベータの調速器の軸には、エレベータのかご位置・速度情報を得るためにエンコーダ等の検出器（図示せず）が取り付けられていて、ここでは、検出器からのパルス列の信号が、
20 それぞれの制御系に対応した入力ユニット 1 a、1 b に入力される場合を想定している。さらに、信頼性を向上する目的で、同一の信号を複数の検出手段で検出するために、各制御系に対して個別にエンコーダ等の検出器が取り付けられている。

入力ユニット 1 a、1 b を介した検出器からの信号は、2 系統のマイコン 2 a
25 、2 b の両方に入力される。マイコン 2 a、2 b は、共通に設けられた外部クロック発生手段 3 により同期が取られ、入力処理及び演算処理を実行する。マイコン 2 a、2 b は、パルス列である入力信号のパルス数をカウントするために、イベントカウンタレジスタ（図示せず）をそれぞれ有している。

この 2 系統のマイコン 2 a、2 b には、外部の記憶手段として共通に設けられ

た共有メモリ 4 がつながれている。マイコン 2 a、2 b は、それぞれバスを介して共有メモリ 4 に対してデータの読み書きを行うことができる。このような構成により、マイコン 2 a、2 b は、他系統の演算結果を読み取ることができる。

それぞれのマイコン 2 a、2 b は、両系統の入力信号及び両系統の演算結果を比較判断することにより、a 制御系と b 制御系とがともに正常な状態であるか否か、すなわち制御系が正常な状態であるか否かを判断できる。さらに、マイコン 2 a、2 b は、その判断結果の信号をフォトカプラ 5 a、5 b に出力することにより、リレーコイル 6 a、6 b の ON/OFF 状態を切り換えることができる。

リレーコイル 6 a のリレー接点 7 a 及びリレーコイル 6 b のリレー接点 7 b は、リレーコイル 8 とリレーコイル 8 の制御回路ライン 9 との間に直列に挿入されている。ここで、リレーコイル 6 a、6 b 及びリレー接点 7 a、7 b はリレー回路部に相当する。

リレーコイル 8 は、リレー接点 7 a、7 b のいずれか 1 つでも OFF 状態になると、励磁が切れる。したがって、図示していないが、例えばエレベータのモータブレーキ電源を遮断する回路にリレーコイル 8 のリレー接点を挿入することにより、マイコン 2 a、2 b からの出力に基づいてモータにブレーキをかけることが可能となる。

次に、図 2 を用いて動作を詳細に説明する。図 2 は、本発明の実施の形態 1 に係るエレベータ制御装置における制御系の正常状態判断を行う処理を示したフローチャートである。ステップ番号の添字 a、b は、それぞれ a 制御系、b 制御系を表すものであり、基本的な処理は両系統で同一である。そこで、a 制御系において制御系の正常状態を判断する場合を中心に説明する。

a 制御系のマイコン 2 a は、入力ユニット 1 a を介して、エレベータの調速器の軸に取り付けられたエンコーダからの入力信号 I N a を取り込む。これとともに、a 制御系のマイコン 2 a は、入力ユニット 1 b を介して、エレベータの調速器の軸に取り付けられた別のエンコーダからの入力信号 I N b もさらに取り込む (S 2 0 1 a)。

マイコン 2 a は、イベントカウンタレジスタによりそれぞれの入力信号 I N a、I N b のパルス数のカウント処理を行う (S 2 0 2 a)。さらに、マイコン 2

a は、外部クロック発生手段 3 からのクロック信号に同期して、一定の演算周期でそのイベントカウンタレジスタのカウント値を読み出す。

マイコン 2 a は、イベントカウンタレジスタから読み出した入力信号 I N a、I N b に関するそれぞれのカウント値を照合する。具体的には、マイコン 2 a は
5 、両カウント値の差分を求め、差分値があらかじめ決められた入力信号許容誤差範囲内であるかを判断する (S 2 0 3 a)。

差分値が入力信号許容誤差範囲内であれば、マイコン 2 a は、入力信号 I N a に基づくカウント値をマスタとして採用し、位置データ、速度データの演算処理を行う (S 2 0 4 a)。ここで、入力信号 I N a、I N b に関するカウント値の
10 どちらをマスタとして採用するかは、処理判断のルールとして、全てのマイコンに対してあらかじめ共通に定めておくものである。

本実施の形態 1 においては、入力信号 I N a に関するカウント値をマスタとするルールがあらかじめ定められていたことに相当する。さらに b 制御系においても、a 制御系と同様の処理が実行される。すなわち、差分値が入力信号許容誤差
15 範囲内であれば (S 2 0 3 b)、マイコン 2 b も、入力信号 I N a に基づくカウント値をマスタとして採用し、位置データ、速度データの演算処理を行うこととなる (S 2 0 4 b)。

さらに、マイコン 2 a は、算出した演算結果を共有メモリ 4 に書き込む (S 2 0 5 a)。同様に、マイコン 2 b も、算出した演算結果を共有メモリ 4 に書き込む (S 2 0 5 b)。次に、マイコン 2 a は、マイコン 2 b によって書き込まれた
20 b 制御系の演算結果を共有メモリ 4 から読み込む (S 2 0 6 a)。

マイコン 2 a は、自己が算出した a 制御系の演算結果と、b 制御系によって算出された演算結果とを照合する。具体的には、マイコン 2 a は、両演算結果の差分を求め、差分値があらかじめ決められた演算結果許容誤差範囲内であるかを判
25 断する (S 2 0 7 a)。

差分値が演算結果許容誤差範囲内であれば、マイコン 2 a は、a 制御系と b 制御系とがともに正常状態である、すなわち制御系が正常状態であると判断する。そして、マイコン 2 a は、エレベータが通常走行できるように制御動作許可指令をフォトカプラ 5 a に出力し (S 2 0 8 a)、その後、次の演算周期へと移行す

る。これにより、リレーコイル6 aは励磁され、リレー接点7 aはON状態となる。制御系が正常状態と判断される状態が続く限り、リレー接点7 aはON状態が保たれることとなる。

5 一方、マイコン2 aは、入力信号の差分値が入力信号許容誤差範囲外であると判断した場合（S 2 0 3 a）、または演算結果の差分値が演算結果許容誤差範囲外であると判断した場合（S 2 0 7 a）には、制御系が正常状態でないと判断する。さらに、マイコン2 aは、エレベータを停止させるために制御動作停止指令をフォトカプラ5 aに出力する（S 2 0 9 a）。これにより、リレーコイル6 aは励磁されなくなり、リレー接点7 aはOFF状態となる。

10 同様にして、マイコン2 bがフォトカプラ5 bに制御動作停止指令を出力すると（S 2 0 9 b）、リレーコイル6 bは励磁されなくなり、リレー接点7 bはOFF状態となる。リレー接点7 aまたはリレー接点7 bのどちらか1つでもOFF状態となることにより、リレーコイル8は励磁されなくなる。これにより、マイコン2 aまたはマイコン2 bからの制御動作停止指令の出力に連動して、エレベータのモータブレーキ電源が遮断されることとなる。

実施の形態1によれば、複数のマイコンのそれぞれは、制御系の正常状態を個別に判断でき、容易に多重冗長構造を構成することができる。複数のマイコンのそれぞれは、入力信号の照合結果が入力信号許容誤差範囲外であるか、または演算処理の照合結果が演算結果許容誤差範囲外であるかを判断する。そして、複数の
20 のマイコンのそれぞれは、それらの判断結果に基づいて制御動作停止指令を出力することにより、エレベータのモータブレーキを遮断して、エレベータを停止させることができる。

さらに、本実施の形態1に係るエレベータ制御装置は、複数のマイコンに共通の外部クロックと共有メモリとを有する単純なハードウェア構成を取っており、
25 高価なASIC (Application Specific Integrated Circuits) やFPGA (Field Programmable Gate Array) のような専用ハードウェアを使う必要が無い。さらに、この構成により、連続してON/OFFするパルス列の入力信号に対しても、多重系による照合確認を容易に行うことができ、その上、演算結果に対しても多重系による照合確認を容易に行うことができる。この結果、安価でかつ高

い信頼性を有するエレベータ制御装置を得ることができる。

実施の形態 2.

本発明の実施の形態 2 では、制御系の正常状態の判断をより厳格に行う構成について説明する。図 3 は、本発明の実施の形態 2 に係るエレベータ制御装置の制御系の冗長構造を示す図である。図 1 と比較すると、複数のマイコンからの指令出力を統括する出力ユニット 10 と、リレーコイルの動作状態をマイコンにフィードバックするフィードバックリレー接点 11 a、11 b とをさらに備えている点が異なっている。

- 出力ユニット 10 は、マイコン 2 a、2 b からのそれぞれの指令出力を取り込み、両指令出力の状態に基づいて、フォトカプラ 5 a、5 b に対して同一の統括指令を出力するものである。また、フィードバックリレー接点 11 a、11 b は、リレーコイル 6 a、6 b の励磁により ON 状態となるリレー接点 7 a、7 b とは逆の論理で、リレーコイル 6 a、6 b の励磁により OFF 状態となるものであり、フィードバックリレー接点 11 a、11 b の状態がそれぞれのマイコン 2 a、2 b に読み込まれる。ここで、リレーコイル 6 a、6 b、リレー接点 7 a、7 b 及びフィードバックリレー接点 11 a、11 b はリレー回路部に相当する。

出力ユニット 10 及びフィードバックリレー接点 11 a、11 b の詳細について、図 4 のフローチャートをもとに説明する。図 4 は、本発明の実施の形態 2 に係るエレベータ制御装置における制御系の正常状態判断を行う処理を示したフローチャートである。ステップ番号の添字 a、b は、それぞれ a 制御系、b 制御系を表すものであり、基本的な処理は両系統で同一である。そこで、a 制御系において制御系の正常状態を判断する場合を中心に説明する。

また、マイコン 2 a、2 b が制御動作許可指令または制御動作停止指令を出力するまでの処理は、図 2 のフローチャートと全く同一である。そこで、図 2 において図 4 に用いられる部分を「A 部」、「B 部」と記載するとともに、図 4 においては図 2 と同一の処理を行う部分を「A 部」、「B 部」と記載して詳細を省略している。マイコン 2 a、2 b からの指令出力に基づくそれ以降の処理について、図 4 を用いて以下に説明する。

出力ユニット 10 は、マイコン 2 a、2 b からの指令出力を取り込み（S 4 0 1）、両指令出力の論理が同一であるかを比較する（S 4 0 2）。すなわち、制御動作許可指令の論理を 1、制御動作停止指令の論理を 0 としたときに、両指令出力の論理が一致するか否かを判断することとなる。両指令出力の論理が一致している場合には、出力ユニット 10 は、一致した指令出力を統括指令出力としてフォトカプラ 5 a、5 b に出力する（S 4 0 3）。

一方、両指令出力の論理が一致していない場合（S 4 0 2）には、出力ユニット 10 は、停止指令出力を統括指令出力としてフォトカプラ 5 a、5 b に出力する（S 4 0 4）。すなわち、出力ユニット 10 は、マイコン 2 a、2 b からの指令出力の少なくとも 1 つが制御動作停止指令であれば、フォトカプラ 5 a、5 b に制御動作停止統括指令を出力することとなる。さらに、出力ユニット 10 は、マイコン 2 a、2 b からの指令出力の両方が制御動作許可指令であったときのみ、フォトカプラ 5 a、5 b に制御動作許可統括指令を出力することとなる。

出力ユニット 10 から出力される制御動作許可統括指令または制御動作停止統括指令に基づいて、リレーコイル 6 a、6 b が動作する（S 4 0 5）。すなわち、制御ユニット 10 から制御動作許可統括指令が出力されると、リレーコイル 6 a、6 b は励磁される状態となり、制御動作停止統括指令が出力されると、リレーコイル 6 a、6 b は励磁されない状態となる。

リレー接点 7 a、7 b は、実施の形態 1 において説明したように、リレーコイル 6 a、6 b のそれぞれが励磁されることにより ON 状態となる接点である。本実施の形態 2 におけるフィードバックリレー接点 11 a、11 b は、リレー接点 7 a、7 b とは逆に、リレーコイル 6 a、6 b のそれぞれが励磁されることにより OFF 状態となる接点である。

マイコン 2 a は、リレーコイル 6 a の ON/OFF 状態を、フィードバックリレー接点 11 a の状態を読み込むことにより検知できる（S 4 0 6 a）。さらに、マイコン 2 a は、読み込んだフィードバックリレー接点の状態と、出力ユニット 10 に対して出力した指令の状態とが一致するかを比較する（S 4 0 7 a）。

マイコン 2 a は、両状態が一致すると判断した場合（S 4 0 7 a）には、制御系の正常状態が確保されていると判断し、その後、次の演算周期へと移行する。

一方、マイコン2 a は、両状態が一致しないと判断した場合（S 4 0 7 a）には、制御系の正常状態が確保されていないと判断する。そして、マイコン2 a は、かごを停止させるために、エレベータ制御基板のCPUとの通信手段を使って、エレベータ制御CPUにブレーキをかけるように異常信号を送信する（S 4 0 8 a）。

5 なお、図4のフローチャートを用いた上述の実施の形態2の説明では、ステップ番号S 4 0 7 aにおいて不一致判断がなされた際に、マイコン2 a は、直ちにエレベータ制御CPUに異常信号を通信する場合を説明した。しかし、直ちに異常信号を送信する前に、マイコン2 a は、出力ユニット10に対して制御動作停止指令を出力することも考えられる。すなわち、マイコン2 a からの制御動作停止指令に基づいて、エレベータのモータブレーキ電源を遮断できるリレーコイル8の励磁を切ることにより、エレベータを停止させることを試みる。

10 この際、マイコン2 a は、制御動作停止指令の出力とともに、フィードバックリレー接点11 a の信号を読み取る。次に、マイコン2 a は、制御動作停止指令の出力に対応してフィードバックリレー接点11 a の信号が正しくON状態として検知されたかを判断する。そして、マイコン2 a は、フィードバックリレー接点11 a の信号がOFF状態、すなわち誤動作をしていると判断した場合には、先のステップ番号S 4 0 8 aと同様に、かごを停止させるために、エレベータ制御基板のCPUとの通信手段を使って、エレベータ制御CPUにブレーキをかけるように信号を送信する。

20 実施の形態2によれば、出力ユニット及びフィードバックリレー接点を活用することにより、複数のマイコンからの制御指令の整合性をより厳格にチェックできる。さらに、ハードウェア構成は、汎用のデバイス等で十分に実現できるものであり、コスト的にも安価である。この結果、安価でかつ高い信頼性を有するエレベータ制御装置を得ることができる。

25 以上のように本発明によれば、複数のマイコンに対して共通の外部クロックと共有メモリとを有する単純なハードウェア構成を取ることにより、連続してON／OFFするパルス列の入力信号に対しても、多重系による照合確認を容易に行うことができ、安価でかつ高い信頼性を有するエレベータ制御装置を得ることが

できる。

- なお、マイコン 2 a は、かごが停止しているときに限り、フィードバックリレー接点 1 1 a の動作確認を行うことができる。かごが停止している状態のときには、エレベータのモータブレーキ電源を遮断できるリレーコイル 8 の ON/OFF 動作を行っても運転に支障がない。そこで、マイコン 2 a は、動作確認用のダミー信号として制御動作許可指令または制御動作停止指令を出力し、その出力に対応する状態をフィードバックリレー接点 1 1 a から読み取ることにより、フィードバックリレー接点 1 1 a の動作確認を行うことができる。

- また、本実施の形態 2 では、実施の形態 1 に対して出力ユニットとフィードバックリレー接点とを追加した構成を説明したが、実施の形態 1 に対して出力ユニットだけ、あるいはフィードバックリレー接点だけを追加した構成を取ることもできる。

- また、実施の形態 1、2 では、エンコーダからのパルス列入力信号を許容誤差に基づいて照合する場合を説明したが、単に ON/OFF 状態を検出する入力信号の一致/不一致を照合することも可能である。

- また、図 1 及び図 2 において、リレーコイル 6 a、6 b、リレー接点 7 a、7 b、及びリレー接点フィードバック 1 1 a、1 1 b としては、セーフティリレーユニットを用いることができる。セーフティリレーユニットは、異常発生時に電源を確実に遮断するように動作するとともに、異常原因が取り除かれない限りは元の状態に復帰しない機能を有しているものである。これにより、より信頼性の高いエレベータ制御装置を実現できる。

請 求 の 範 囲

1. 演算処理装置を個別に有する2系統以上の制御系と、
前記各制御系の演算処理装置間で相互に読み書きが可能な共有メモリと

5 を備え、

前記各制御系の演算処理装置は、エレベータ制御に使用するパルス列信号を入力信号として取り込む際に、自系統の検出手段を用いて検出したパルス列信号と、他系統の検出手段を用いて検出したパルス列信号とをともに入力信号として取り込み、両入力信号のパルス数をカウントした結果の差分があらかじめ決められた入力信号許容誤差範囲内のときは、あらかじめ決められた制御系の検出手段からの入力信号を用いてエレベータ制御に必要な演算処理を実行して演算結果を前記共有メモリに書き込み、さらに前記共有メモリから他系統の演算結果を読み込み自系統の演算結果との差分を求め、両演算結果の差分があらかじめ決められた演算結果許容誤差範囲内のときは、全制御系が正常状態であると判断してエレベータの制御動作を許可する制御動作許可指令を出力し、前記両入力信号の差分が前記入力信号許容誤差範囲外のとき、または前記両演算結果の差分が前記演算結果許容誤差範囲外のときには、いずれかの制御系が異常状態であると判断してエレベータの制御動作を停止させる制御動作停止指令を出力する

エレベータ制御装置。

20

2. 請求項1に記載のエレベータ制御装置において、

前記各制御系の演算処理装置が出力する前記制御動作許可指令または前記制御動作停止指令をそれぞれ読み込み、全ての制御系の演算処理装置から前記制御動作許可指令を読み込んだときは制御動作許可統括指令を出力し、少なくともいずれか1台の制御系の演算処理装置から前記制御動作停止指令を読み込んだときは制御動作停止統括指令を出力する出力ユニットをさらに備えた

25

エレベータ制御装置。

3. 請求項1に記載のエレベータ制御装置において、

前記各制御系の演算制御装置は、前記制御動作許可指令または前記制御動作停止指令に基づいてON/OFF動作を行うリレー回路部の接点信号を読み込み、前記リレー回路部に対して出力した前記制御動作許可指令または前記制御動作停止指令と、前記接点信号のON/OFF状態とを比較することにより前記リレー

5 回路部の動作が正常であるか否かを確認する

エレベータ制御装置。

4. 請求項2に記載のエレベータ制御装置において、

10 前記各制御系の演算制御装置は、前記出力ユニットが出力する前記制御動作許可統括指令または前記制御動作停止統括指令に基づいてON/OFF動作を行うリレー回路部の接点信号を読み込み、前記出力ユニットに対して出力した前記制御動作許可指令または前記制御動作停止指令と、前記接点信号のON/OFF状態とを比較することにより前記リレー回路部の動作が正常であるか否かを確認する

15 エレベータ制御装置。

図 1

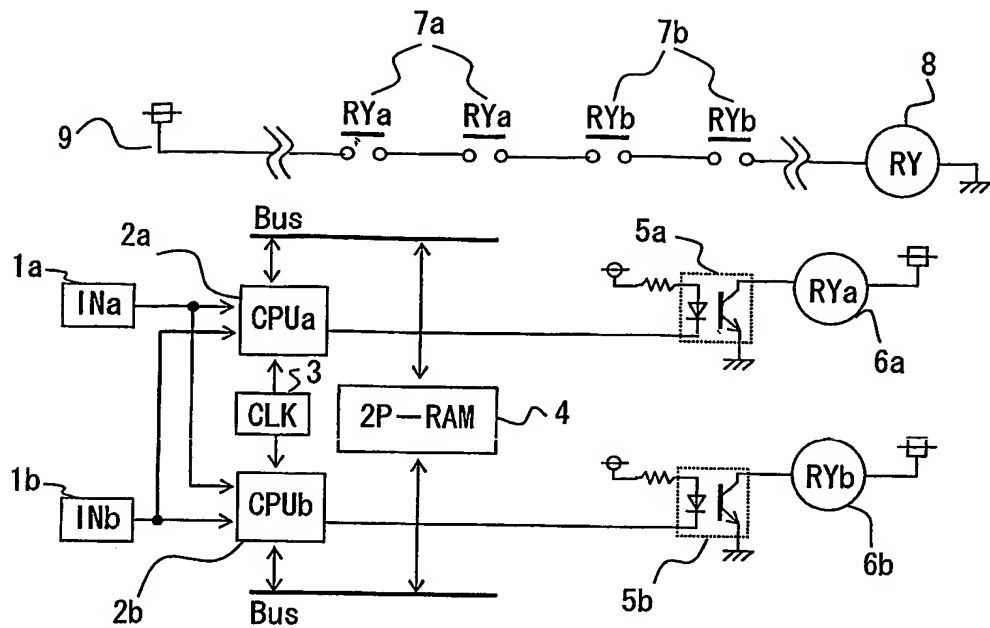


図 3

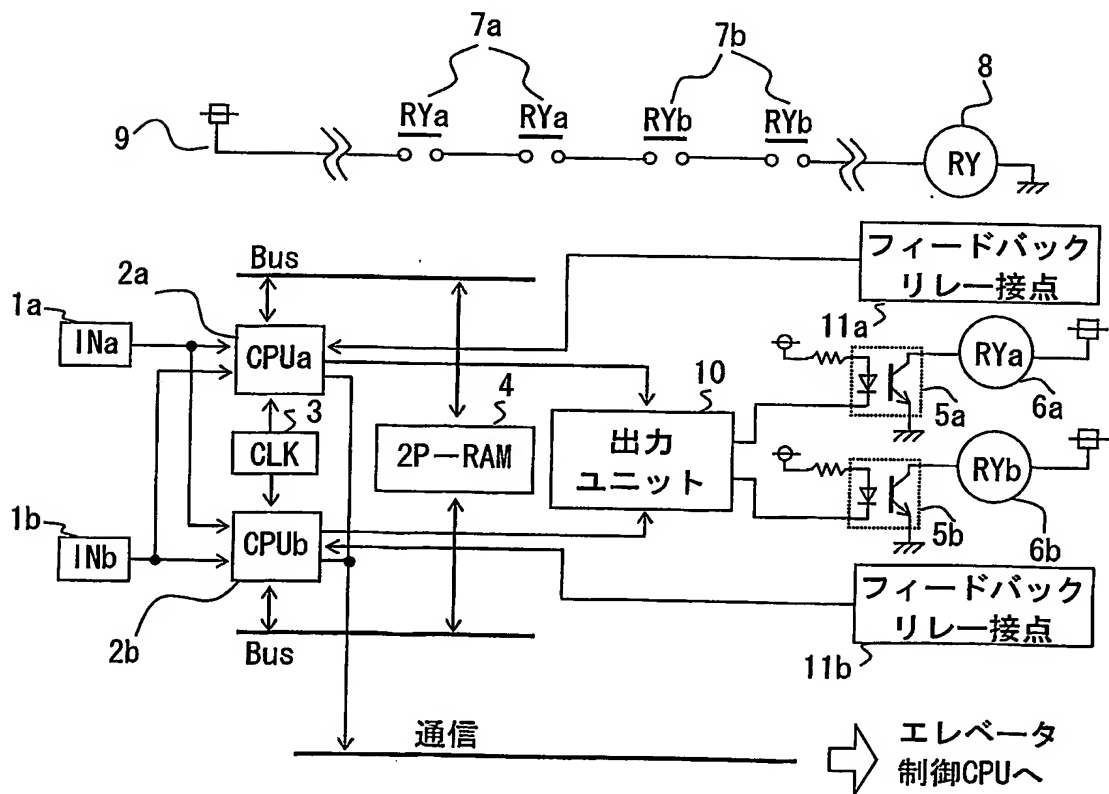


図 2

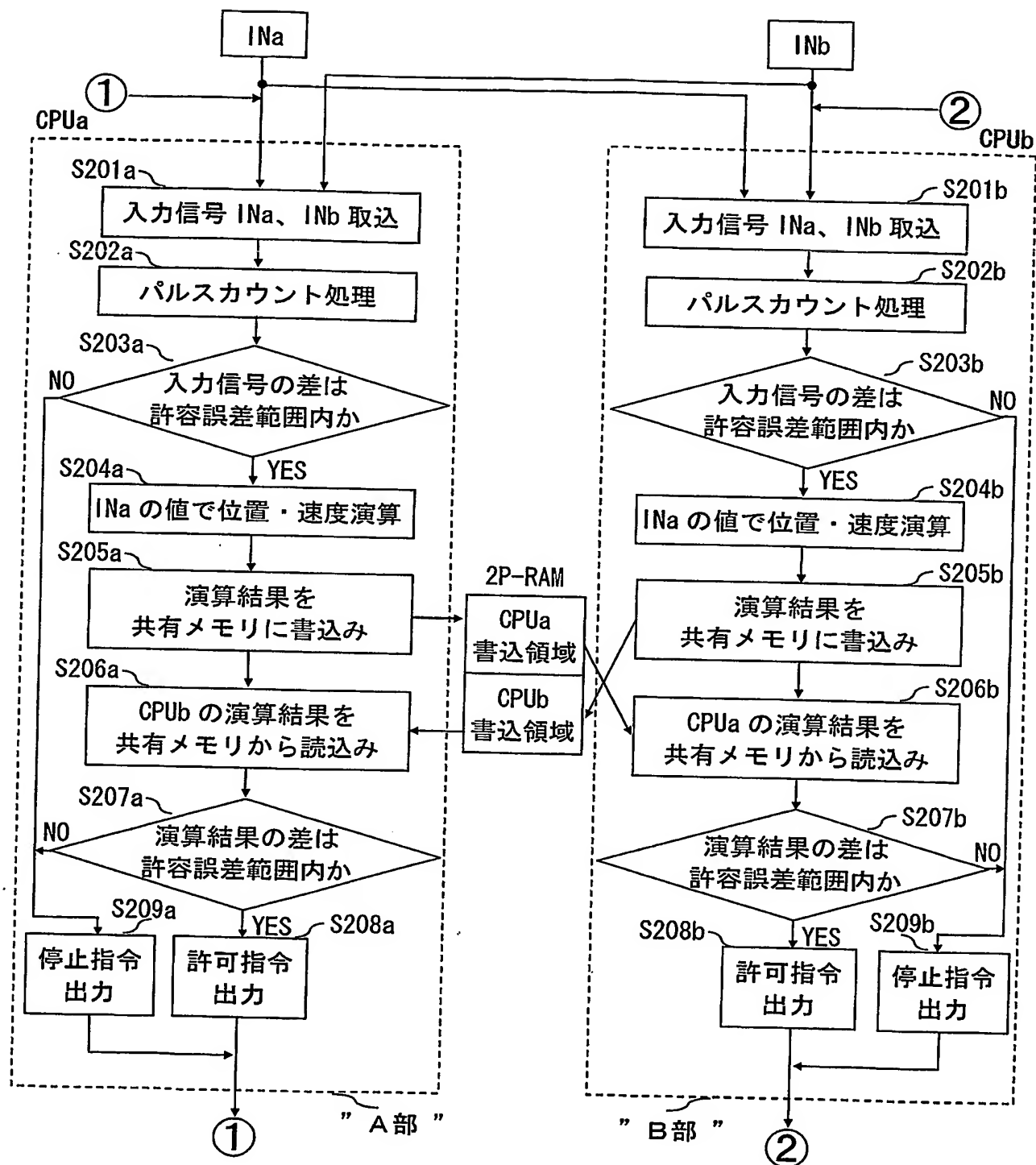
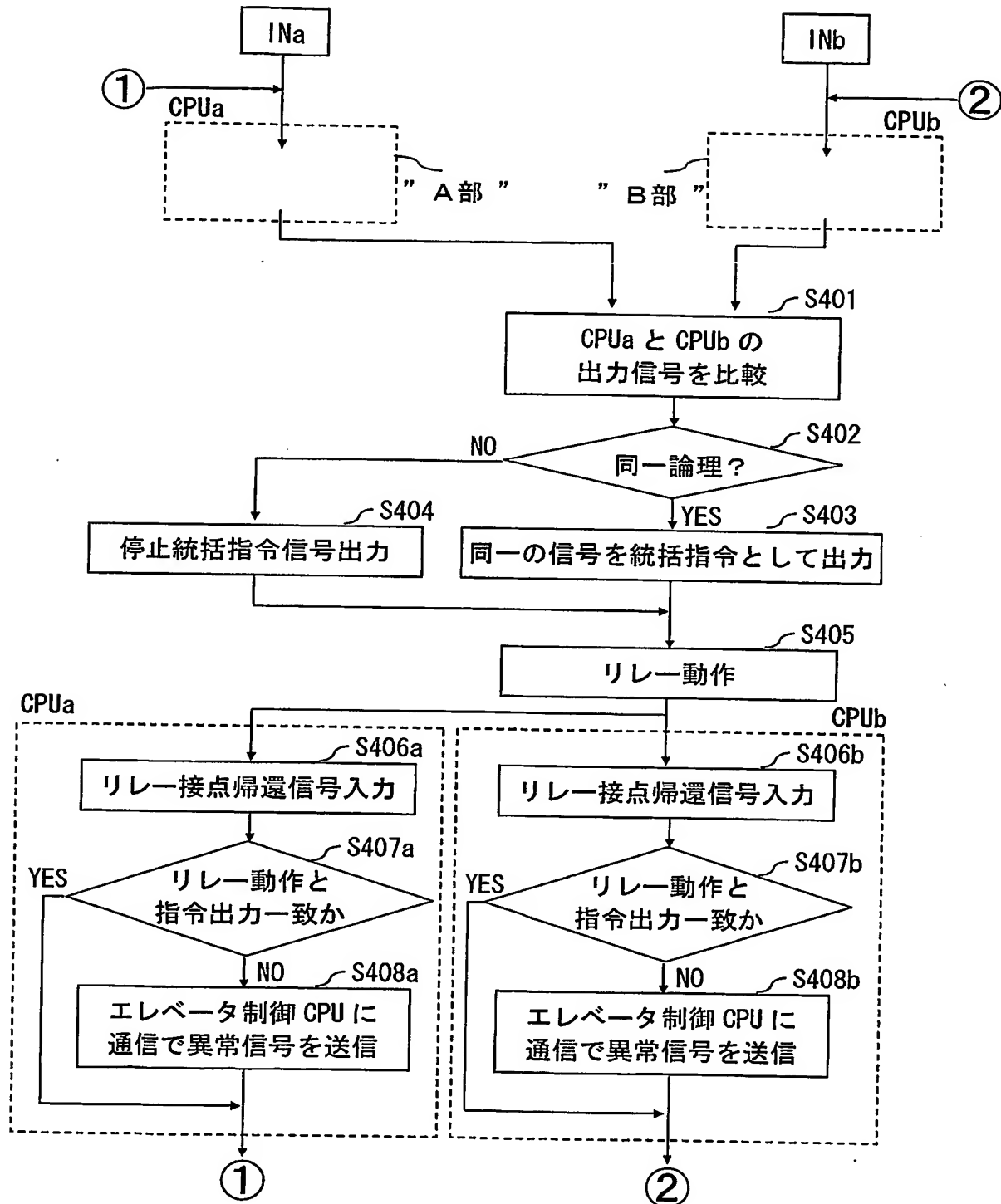


図 4



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/14735

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ B66B5/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ B66B5/00-5/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Toroku Jitsuyo Shinan Koho	1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-241062 A (Minoru TAKAYAMA, Kiyoaki KONA, Nobutsugu IDE), 28 August, 2002 (28.08.02), (Family: none)	1-4
Y	JP 2002-538061 A (Otis Elevator Co.), 12 November, 2002 (12.11.02), Page 16, Par. No. [0033]; Fig. 3 & WO 00/51929 A & US 6173814 B1 & EP 1159218 A	1-4
Y	JP 4-49181 A (Mitsubishi Electric Corp.), 18 February, 1992 (18.02.92), Page 4, upper left column, line 16 to upper right column, line 4 & US 5142107 A1	1-4

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
30 April, 2004 (30.04.04)Date of mailing of the international search report
18 May, 2004 (18.05.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/14735

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-528359 A (Kone Corp.), 03 September, 2002 (03.09.02), & DE 19849238 C1 & WO 00/24664 A1 & EP 1124751 A	1-4
Y	JP 3-256994 A (Hitachi, Ltd.), 15 November, 1991 (15.11.91), & GB 2241595 A	1-4

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ B66B 5/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ B66B 5/00 - 5/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996

日本国公開実用新案公報 1971-2004

日本国実用新案登録公報 1996-2004

日本国登録実用新案公報 1994-2004

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-241062 A (高山 充, 粉奈 清昭, 井出 信次) 28. 08. 2002 (ファミリーなし)	1-4
Y	JP 2002-538061 A (オーチス エレベータ カンパニー) 12. 11. 2002 第16頁, 段落番号【0033】欄, 第3図 & WO 00/51929 A & US 6173814 B1 & EP 1159218 A	1-4

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

30. 04. 2004

国際調査報告の発送日

18. 5. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

榎原 進

3 F

3325

電話番号 03-3581-1101 内線 3351

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 4-49181 A (三菱電機株式会社) 18. 02. 1992 第4頁, 左上欄, 第16行-右上欄, 第4行 & US 5142107 A1	1-4
Y	JP 2002-528359 A (コネ コーポレーション) 03. 09. 2002 & DE 19849238 C1 & WO 00/2466 4 A1 & EP 1124751 A	1-4
Y	JP 3-256994 A (株式会社日立製作所) 15. 11. 1991 & GB 2241595 A	1-4